



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10268339 A**

(43) Date of publication of application: **09.10.98**

(51) Int. Cl. G02F 1/136

(21) Application number: 09078144

(22) Date of filing: 28.03.97

(71) Applicant: **ADVANCED DISPLAY:KK**

(72) Inventor: **NAKABASHI TERUHISA**
NAKAYAMA AKIO
YANAI SHIGERU

(54) ACTIVE MATRIX SUBSTRATE, LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME, AND METHOD FOR PREVENTING PEELING AND DISCONNECTION OF WIRE

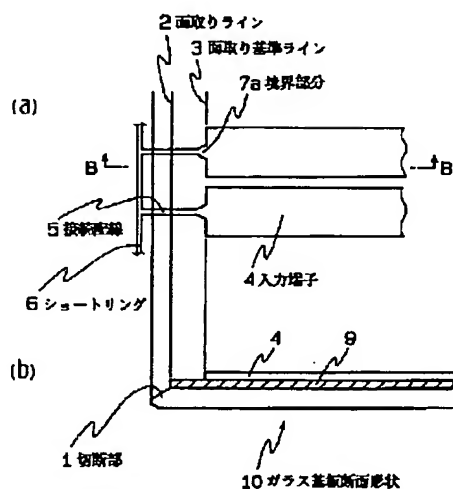
line 2. The border part pattern is arranged at the border part 7a and then the input terminal 4 can be prevented from being floated and peeled.

COPYRIGHT: (C)1998,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent a connection wire and an input terminal from floating and peeling even after a glass substrate is cut and a wire from being broken owing to wet etching by allowing the connection wire to have a border part pattern at the border part between the input terminal and connection wire.

SOLUTION: An active matrix substrate has a border pattern, preventing the input terminal 4 and connection wire 5 from being peeled and disconnected, at the border part 7a between the input terminal 4 and connection wire 5. The connection wire 5 is so tapered at the border part 7a as to decrease gradually in width from the side of the input terminal 4. The tapered part is approximately three times as wide of the connection wire 5. The connection wire 5 is 1/20 to 1/10 as wide of the input terminal 4. The active matrix substrate and a counter substrate are stuck together face of face, and the outer peripheral part where a short ring 6 is formed is cut away at a cut part 1 and beveled along a beveling



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-268339

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.⁸

G 0 2 F 1/136

識別記号

5 0 0

F I

G 0 2 F 1/136

5 0 0

審査請求 未請求 請求項の数17 O L (全 11 頁)

(21) 出願番号 特願平9-78144

(22) 出願日 平成9年(1997)3月28日

(71) 出願人 595059056

株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地

(72) 発明者 中橋 輝久

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(72) 発明者 中山 明男

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(72) 発明者 谷内 滋

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

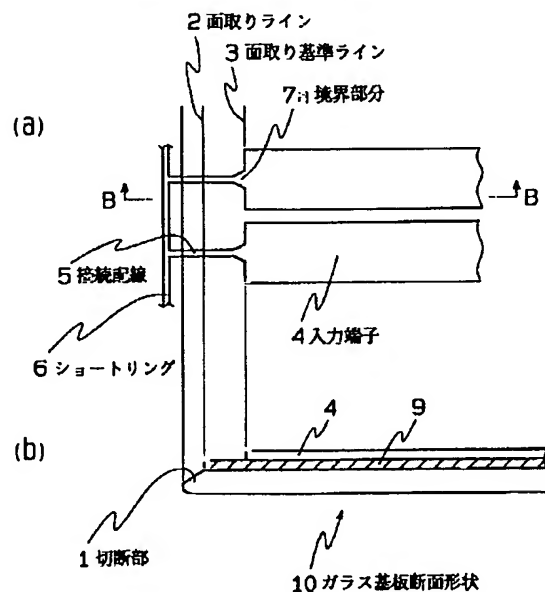
(74) 代理人 弁理士 朝日奈 宗太 (外1名)

(54) 【発明の名称】 アクティブマトリクス基板、該基板を用いた液晶表示装置ならびに配線の剥離および断線を防止する方法

(57) 【要約】

【課題】 接続配線や入力端子の剥離および断線を防止することのできるアクティブマトリクス基板、それを用いた液晶表示装置ならびに配線の剥離および断線を防止する方法を提供する。

【解決手段】 本発明のアクティブマトリクス基板は、ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板であって、前記接続配線が境界部パターンを、前記入力端子と前記接続配線との境界部に有している。



【特許請求の範囲】

【請求項1】 ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板であって、前記接続配線が境界部パターンを、前記入力端子と前記接続配線との境界部に有してなるアクティブマトリクス基板。

【請求項2】 前記接続配線の幅が前記入力端子の幅の $1/20$ 以上 $1/10$ 以下である請求項1記載のアクティブマトリクス基板。

【請求項3】 前記境界部パターンがテーパー形状である請求項1または2記載のアクティブマトリクス基板。

【請求項4】 前記境界部パターンが階段形状である請求項1または2記載のアクティブマトリクス基板。

【請求項5】 前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに前記境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状である請求項1または2記載のアクティブマトリクス基板。

【請求項6】 ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板であって、前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記接続配線中に有してなるアクティブマトリクス基板。

【請求項7】 ガラス基板上に、複数本の信号線と、各画素ごとに設けられる薄膜トランジスタと、前記各画素に対する駆動信号を外部から前記薄膜トランジスタに入力するための入力端子と、該入力端子に接続している接続配線とが少なくとも設けられてなるTFTアレイベースと、少なくとも対向電極が設けられてなる対向基板とのあいだに液晶材料が挟持されてなる液晶表示装置であって、前記接続配線が境界部パターンを前記入力端子と前記接続配線との境界部に有してなる液晶表示装置。

【請求項8】 前記接続配線の幅が前記入力端子の幅の $1/20$ 以上 $1/10$ 以下である請求項7記載の液晶表示装置。

【請求項9】 前記境界部パターンがテーパー形状である請求項7または8記載の液晶表示装置。

【請求項10】 前記境界部パターンが階段形状である請求項7または8記載の液晶表示装置。

【請求項11】 前記接続配線が、前記入力端子の幅の

$1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに前記境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状である請求項7または8記載の液晶表示装置。

【請求項12】 ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられる薄膜トランジスタと、前記各画素に対する駆動信号を外部から前記薄膜トランジスタに入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるTFTアレイベースと、少なくとも対向電極が設けられてなる対向基板とのあいだに液晶材料が挟持されてなる液晶表示装置であって、前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記接続配線中に有してなる液晶表示装置。

【請求項13】 ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板の前記入力端子ならびに前記接続配線の剥離および断線を防止する方法であって、境界部パターンを前記入力端子と前記接続配線との境界部に配設するとともに、前記接続配線の幅を前記入力端子の幅の $1/20$ 以上 $1/10$ 以下とすることによって前記剥離および断線を防止する方法。

【請求項14】 前記境界部パターンがテーパー形状である請求項13記載の方法。

【請求項15】 前記境界部パターンが階段形状である請求項13記載の方法。

【請求項16】 前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状である請求項13記載の方法。

【請求項17】 ガラス基板上にショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に入力するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板の前記入力端子の剥離および前記接続配線の断線を防止する方法であって、前記接続配線が、該接続配線の幅が前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる細幅部分を前記接続配線中に設けることによって防止する方

法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置などの平面型表示装置用のアクティブマトリクス基板の周辺電極端子部およびそれを用いた液晶表示装置ならびにその信頼性向上に関する。さらに詳しくは、ガラス基板から表示パネル部を切断して面取りする際に面取り位置がばらつくため、配線としての金属膜の剥離が生じて信頼性が低下するのを防止するアクティブマトリクス基板およびそれを用いた液晶表示装置ならびにその信頼性向上に関する。

【0002】

【従来の技術】液晶表示装置（liquid crystal display、以下、LCDという）は、2枚のガラス基板と、液晶材料と、偏光板と、バックライトとを少なくとも含んで構成されている。2枚のガラス基板には少なくとも透明電極が形成されており、かつ2枚のガラス基板は一定間隔を保持してそのすき間に液晶材料が注入され、さらに2枚のガラス基板はその周囲で互いに貼着されている。また、偏光板は互いに貼着された2枚のガラス基板の外側にそれぞれ設けられ、さらにその一方の偏光板のさらに外側にバックライトや駆動回路が配されて構成されている。とりわけ、各画素ごとに薄膜トランジスタ（thin film transistor、以下、TFTという）などのスイッチング素子が設けられ、かつ、走査信号とデータ信号により各画素が駆動されるアクティブマトリクス型LCDは高視野角、高コントラストなどの特徴を有し、AV用およびOA用のLCDに広く用いられている。

【0003】このような従来のアクティブマトリクス型LCDの構造や製法などの例はたとえば特開平8-6069号公報に開示されている。前記公報によれば、2枚のガラス基板の一方は、ガラス基板上に各画素ごとにアレイ状にTFTおよび画素電極が少なくとも設けられ、その他、配向膜や必要に応じて蓄積容量などが設けられるとともに、各画素どうしのあいだにはゲート配線やソース配線などの信号線がそれぞれ互いに並行に複数本ずつ設けられて表示領域が構成されている。さらに、表示領域の外側に、各信号線に対応してそれぞれ入力端子および接続配線（入力端子および接続配線をあわせて、以下、単に配線という）が配設されている。入力端子は、信号線を経てスイッチング素子に駆動信号を外部から入力するものである。接続配線は、後述するショートリングに入力端子を接続するものである。またさらに、ガラス基板の外周部に、前記表示領域および配線をとり囲むようにしてショートリングが配設されている。前記配線およびショートリングが配設されている部分を周辺電極端子部という。このように構成されてアクティブマトリクス基板とされている。このアクティブマトリクス基板のうち、ショートリングが形成されている外周部を切断

した状態の基板をTFTアレイ基板という。すなわち、このTFTアレイ基板は、製造工程の途中までは接続配線がショートリングにより連結されたアクティブマトリクス基板となっている。

【0004】また、他方の基板は、前記TFTアレイ基板の各画素電極に対向する透明電極が形成された対向基板であり、たとえば前記TFTアレイ基板と同様のガラス基板である。また前記透明電極に用いられる材料は、とくに限定されないが、TFTアレイ基板上の信号線や配線などに用いられる材料と同様に、たとえばITO（indium tin oxide）、酸化スズ、酸化インジウムなどが用いられ、スパッタリング法で成膜したのちパターニングするなどして設けられる。

【0005】対向基板には、前記透明電極のほかにも、たとえば通常の配向膜や、画素間を遮光するためのブラックマスク、またカラー液晶表示装置のばあいには、カラーフィルタなどが設けられる。かかるカラーフィルタの種類や材質にはとくに限定がなく、通常用いられる赤、緑、青の3原色のカラーフィルタや単色のカラーフィルタなどを用いることができる。

【0006】また前記液晶材料にはとくに限定がなく、たとえばシアノ系のネマティック液晶やフッ素系のネマティック液晶などの通常のLCDに用いられる液晶材料を用いることができる。

【0007】このようなアクティブマトリクス基板は、LCDに用いるのにとくに効果的であるが、LCD以外にもエレクトロ・ルミネッセンス・ディスプレイ（ELD）、エレクトロ・クロミック・ディスプレイ（ECD）などの平面型表示装置にも用いられる。

【0008】つぎに、入力端子および接続配線の構成について説明する。前述したように、各信号線の端部には、それぞれ入力端子が設けられ、さらに各入力端子は、金属膜などからなる接続配線を介してショートリングに接続されており、ショートリングは、製造工程内で発生する静電気によって起きる、各信号線間での静電放電などの原因で信号線やTFTなどが破壊されるのを防止している。

【0009】つぎに、このようなアクティブマトリクス基板の製法について、図8および図9を参照しながら説明する。図8は、従来のアクティブマトリクス基板の入力端子やショートリングが設けられている周辺電極端子部を部分的に示した説明図であり、（a）は配線およびショートリングを部分的に示す平面説明図であり、

（b）は、ショートリングが配設されている外周部を切断して除去し、面取りしたあとのガラス基板について、図8（a）中に示したB-B線で切断した断面を示す概略断面説明図である。図9は、図8中に示したA-A線で切断した断面を示す断面形状説明図である。図8において、1は切断部であり、2は面取りラインであり、3は面取り基準ラインであり、4は入力端子であり、5は

接続配線であり、6はショートリングであり、9は入力端子部下層配線パターンであり、10は切断および面取り後のガラス基板断面形状であり、107は接続配線5の一部としての境界部分であり、接続配線と入力端子との境目となっている境界部である。配線(入力端子4および接続配線5)にかかわる種々の形状を配線パターンという。また、図9において、8はゲート配線であり、51はガラス基板であり、53および54は絶縁膜であり、その他、図8に示した部分と同一の部分には同一の符号を付して示した(以下、同様)。

【0010】まず洗浄したガラス基板9にSiN、SiO₂、Ta₂O₅などのうちのいずれかをを用いた絶縁膜54を成膜する。ガラス基板9の厚さは通常0.5~2.0mm程度である。この絶縁膜54は、ガラス基板9の保護膜であり、300~1000nm程度の厚さに形成される。この絶縁膜54はまた、蓄積容量の誘電体と同時に形成されるばいもある。

【0011】つぎにTFTアレイを形成する。まず最初に、ITO、酸化スズ、酸化インジウムなどのうちのいずれかからなる透明導電膜をたとえばスパッタリング法などの方法で成膜し、これをたとえばフォトリソグラフィ技術などの方法でパターン形成し、信号線の入力端子4および画素電極(図示せず)を形成する。

【0012】入力端子4に透明導電膜を用いる理由は、TAB(tape automated bonding)接続するまでの工程で最高300℃に加熱して処理されるので、金属膜では酸化し易く、酸化すると接続が不十分で信頼性が低下するのに対し、透明導電膜を用いればもともと酸化物であるので、さらに酸化が進んで絶縁性になることがないからである。

【0013】つぎにガラス基板上の全面に、たとえばクロム、タンタル、チタン、モリブデンなどのうちのいずれかからなる金属膜を、膜厚が100~500nm程度となるように、たとえばスパッタリング法などの方法によって成膜し、これをたとえば露光、現像によりマスクを形成し、エッチングをするフォトリソグラフィ技術などの方法によってパターン形成してTFTのゲート電極(図示せず)および該ゲート電極と接続されたゲート配線(信号線)8を設ける。このとき同時に入力端子4の外側に接続配線5およびショートリング6を形成し、ゲート配線8および接続配線5が入力端子4の端部と電気的にコンタクトするようにパターニングする。このショートリング6は各画素間に形成されるゲート配線(信号線)8と、のちに各画素間に形成されるソース配線(信号線)それぞれの相互間およびゲート配線とソース配線間を電気的に短絡し、信号線およびTFTが静電気などにより破壊されるのを防止するためのものである。

【0014】さらに、たとえばプラズマCVD法などにより、図示しないTFT部のゲート絶縁膜、半導体層およびオーミックコンタクト層、ソース電極およびソース

配線、保護膜を成膜する。

【0015】前記ゲート絶縁膜の形成と同時にゲート配線8上および接続配線5の一部上に絶縁膜53として残存するようにパターニングする。絶縁膜53は、たとえばSiN、SiO₂、Ta₂O₅などのうちのいずれかからなるものであることが好ましく、またかかる絶縁膜53の膜厚は、充分な絶縁性およびTFTのゲート絶縁膜としての特性をうることができるという点から200~1000nm程度であることが好ましい。

【0016】このゲート配線8上の絶縁膜53は電解腐蝕などを防止するのに効果的である。すなわち、複数本のゲート配線などの信号線は各信号線ごとに電位が異なり、表面に水分が付着すると電位差に基づく電気分解が起こり、信号線などの金属膜が腐蝕される。しかし、絶縁膜で覆われていることにより、そのような電解腐蝕は防止される。同様に接続配線5と入力端子4との接続部にも水分などが侵入し易いが、絶縁膜53で接続部が覆われることにより、水分の侵入を防止することができるので好ましい。

【0017】つぎに通常のTFTの製造プロセスにより半導体層、コンタクト層、ソース/ドレイン電極およびソース配線を形成し、保護膜をその上に形成する。ソース配線(信号線)も前述のゲート配線と同様に金属膜で形成し、ゲート配線用の入力端子4と同時に形成しておいたソース配線用の入力端子と接続するとともに接続配線により入力端子と前述のショートリングとが接続されるように形成する。この接続配線を形成する際にも切断部で少なくともガラス基板の厚さの領域では絶縁膜が存在しないように、また入力端子上にも絶縁膜が残存しないように、あらかじめパターニングしておく。さらにソース配線形成後に成膜する保護膜についても、同様に切断部の、少なくともガラス基板の厚さ、さらに好ましくはガラス基板の厚さの2倍以上の長さの領域には絶縁膜が存在しないようにパターニングする。また最後の保護膜にも材料として前述の絶縁膜と同じSiN、SiO₂、Ta₂O₅などを用いることができ、厚さも同様に300~1000nm程度設ければ充分である。このアクティブマトリクス基板と、対向電極が形成された対向基板とを向い合わせて貼着し、ショートリング部を切断除去する。

【0018】このようなアクティブマトリクス基板における接続配線において発生する断線や欠けについて説明する。図10は入力端子と接続配線との境界部の拡大説明図である。図10に示した符号は図8および図9のものと共通である。TFTアレイ基板の製造工程は、作製される部分の名称や主な処理内容などを用いて表現すれば、順に、ゲート電極工程、シリコンエッチング工程、画素電極工程、オーミックコンタクト工程、ソース/ドレイン電極工程およびDCカット膜工程である。接続配線はこれらの工程のうち、ゲート電極工程またはソース

／ドレイン電極工程において作製される。接続配線は、クロム、タンタルまたはチタンなどのうちのいずれかからなる金属膜をスパッタリング法などの方法で成膜し、これをフォトリソグラフィ法などの方法でパターン形成し、そののちウエットエッチングにより図8に示される形状にパターニングされる。この接続配線の幅（以下、接続配線幅という）は従来は $10\mu\text{m}$ 程度であり、また、入力端子の幅（以下、入力端子幅という）が $100\mu\text{m}$ 程度であるので、入力端子から接続配線の方に向かって、接続配線の境界部分において配線パターンの幅が急激に狭くなっている。また、絶縁膜は切断部の近傍まで形成されている。絶縁膜が切断部1の近傍まで形成されている理由は、基板切断の際、面取りを行うことにより接続配線や入力端子が剥離したり、浮き（いずれも、配線と基板とのあいだに空間が生ずるという意味であり、「剥離」は「浮き」を含むものとする）が生じて信頼性が低下するのを防ぐためである。しかし、このような形状にしたため、図10の（b）または（c）に示すようにウエットエッチングの際のオーバーエッチなどの原因により、接続配線と入力端子との境界部に断線や欠けが生じたりする。

【0019】このような断線が発生することによって、製造工程内で発生する静電気によって起きる、各信号線間での静電放電などの原因で信号線やTFTなどが破壊されたり、Vthのシフトが発生してTFT基板の信頼性を低下させる。

【0020】

【発明が解決しようとする課題】前述したように基板切断の際、面取りを行うことによって、接続配線や入力端子が剥離したり、浮きが生じて信頼性が低下するという問題が生じる。

【0021】さらに従来例の構造のように入力端子から接続配線に向かって配線パターンの幅が急激に狭くなるとウエットエッチングによるパターニングの際に接続配線の断線が多発し、製造工程内での静電気によって起きる、各信号線間での静電放電などが発生して信号線やTFTなどが破壊されるという問題が生じる。

【0022】一方、特開平8-6069号公報に記載された図1、図3および図5には入力端子から接続配線に向かって配線パターンの幅が急激に狭くなった図が示されているが、接続配線幅や、入力端子と接続配線との境界部およびその近傍の形状については一切言及されていない。

【0023】本発明は前述した問題を解決するためになされたものであり、ガラス基板の切断後も接続配線や入力端子の浮きまたは剥離、ウエットエッチングなどによる断線を防止することのできるアクティブマトリクス基板、それを用いた液晶表示装置を提供することを目的とする。

【0024】

【課題を解決するための手段】本発明のアクティブマトリクス基板は、ガラス基板上にスイッチング素子がマトリクス状に形成され、該スイッチング素子に信号を供給する信号線が縦横に複数本ずつ設けられるとともに、該複数本の信号線の端部がそれぞれ入力端子を経て接続配線によりショートリングに接続され、かつ、少なくとも前記信号線の上層に絶縁膜が設けられており、該ショートリングが設けられている外周部を除去するために、該ショートリングと前記入力端子とのあいだの接続配線を切断するかたちで切断部を有するアクティブマトリクス基板であって、接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下になっているのが好ましい。ただし、接続配線と入力端子との境界部およびその近傍では接続配線幅は入力端子幅の 10 分の 1 以下でなくてもよい。

【0025】また、接続配線と入力端子との境界部およびその近傍の配線の形状が、前記境界部を境目としてその幅が $1/10$ 以下にされるように急激に変化させられていると接続配線の断線が多発するので、その部分にはテーパーをつけたり、階段状にすることで徐々に絞こんでいけるような形状にするのが好ましい。

【0026】したがって、前述した問題を解決するために、本発明にかかわるアクティブマトリクス基板は、ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に輸入するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板であって、前記接続配線が境界部パターンを前記入力端子と前記接続配線との境界部に有している。

【0027】前記接続配線の幅が前記入力端子の幅の $1/20$ 以上 $1/10$ 以下であることが、面取りの際、接続配線や入力端子の剥離を防止できるので好ましい。

【0028】前記境界部パターンがテーパー形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0029】前記境界部パターンが階段形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0030】前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに前記境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状であることが、面取りの際、接続配線や入力端子の剥離を防止できるので好ましい。

【0031】本発明にかかわる他のアクティブマトリクス基板は、ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子

と、前記各画素に対する駆動信号を外部から前記スイッチング素子に輸入するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板であって、前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記接続配線中に有している。

【0032】本発明にかかわる液晶表示装置は、ガラス基板上に、複数本の信号線と、各画素ごとに設けられる薄膜トランジスタと、前記各画素に対する駆動信号を外部から前記薄膜トランジスタに輸入するための入力端子と、該入力端子に接続している接続配線とが少なくとも設けられてなるTFTアレイ基板と、少なくとも対向電極が設けられてなる対向基板とのあいだに液晶材料が挟持されてなる液晶表示装置であって、前記接続配線が境界部パターンを前記入力端子と前記接続配線との境界部に有している。

【0033】前記接続配線の幅が前記入力端子の幅の $1/20$ 以上 $1/10$ 以下であることが、面取りの際、接続配線や入力端子の剥離を防止できるので好ましい。

【0034】前記境界部パターンがテーパー形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0035】前記境界部パターンが階段形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0036】前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに前記境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状であることが、面取りの際、接続配線や入力端子の剥離を防止できるので好ましい。

【0037】本発明にかかわる他の液晶表示装置は、ガラス基板上に、ショートリングと、複数本の信号線と、各画素ごとに設けられる薄膜トランジスタと、前記各画素に対する駆動信号を外部から前記薄膜トランジスタに輸入するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるTFTアレイ基板と、少なくとも対向電極が設けられてなる対向基板とのあいだに液晶材料が挟持されてなる液晶表示装置であって、前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記接続配線中に有している。

【0038】本発明にかかわる剥離および断線の防止方法は、ガラス基板上にショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に輸入するための入力端子と、該入力端子を前記シ

ョートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板の前記入力端子および前記接続配線と断線を防止する方法であって、境界部パターンを前記入力端子と前記接続配線との境界部に配設するとともに、前記接続配線の幅を前記入力端子の幅の $1/20$ 以上 $1/10$ 以下とすることによって前記剥離と断線を防止する。

【0039】前記境界部パターンがテーパー形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0040】前記境界部パターンが階段形状であることが、ウェットエッチングの際の断線を防止できるとともに面取りの際の剥離を防止できるので好ましい。

【0041】前記接続配線が、前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる幅の細幅部分を前記境界部に隣接して有しており、かつ、前記細幅部分が前記接続配線から徐々に幅狭となるテーパー形状で接続されるとともに境界部パターンが、前記テーパー形状と逆向きの徐々に幅広となるテーパー形状であることが、面取りの際、接続配線や入力端子の剥離を防止できるので好ましい。

【0042】本発明にかかわる剥離および断線の防止方法、ガラス基板上にショートリングと、複数本の信号線と、各画素ごとに設けられるスイッチング素子と、前記各画素に対する駆動信号を外部から前記スイッチング素子に輸入するための入力端子と、該入力端子を前記ショートリングに接続している接続配線とが少なくとも設けられてなるアクティブマトリクス基板の前記入力端子の剥離および前記接続配線の断線を防止する方法であって、前記接続配線が、該接続配線の幅が前記入力端子の幅の $1/40$ 以上 $1/20$ 以下となる細幅部分を前記接続配線中に設けることによって防止する。

【0043】本発明のアクティブマトリクス基板によれば、各信号線の端部が入力端子を経て接続配線によりショートリングと接続され、接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下になっているため、ガラス基板の切断後、面取りする際に入力端子の浮きや剥離が生じない。

【0044】また、接続配線と入力端子との境界部およびその近傍の、配線パターンはテーパーをつけたり、階段状にすることで徐々に絞りこむような形状となっているため、ウェットエッチングする際に断線が発生することを防ぐことができる。さらにガラス基板の切断や面取りの際の目印的な役をはたすという効果もあるので、切断や面取りの位置精度向上に大きく寄与する。

【0045】

【発明の実施の形態】以下、添付図を参照しながら、本発明にかかわるアクティブマトリクス基板、それを用いたLCDならびに配線の剥離および断線を防止する方法について説明する。

【0046】実施の形態1. 本発明にかかわるアクティ

ブマトリクス基板の入力端子、接続配線およびアクティブマトリクス基板の切断部以外の部分の構造、ならびにその製法については従来技術の例として説明した特開平8-6069号公報に開示されているアクティブマトリクス基板、該基板を用いたLCDおよびその製法と同様である。

【0047】つぎに、本発明にかかわるアクティブマトリクス基板の入力端子および切断部の構造について、図面を参照しながら説明する。

【0048】図1は、本発明の一実施の形態にかかわるアクティブマトリクス基板の入力端子やショートリングが設けられている周辺電極端子部を部分的に示した説明図であり、図1の(a)は配線およびショートリングを部分的に示す平面説明図であり、図1の(b)はショートリングが配設されている外周部を切断して除去し、面取りしたあとのガラス基板について、図1の(a)中に示したB-B線で切断した断面を示す概略断面形状説明図である。図1において、1はガラス基板の切断部であり、2は面取りラインであり、3は面取り基準ラインであり、4は入力端子であり、5は接続配線であり、6はショートリングであり、7aは境界部分であり、9は入力端子部下層配線パターンであり、10は切断および面取り後のガラス基板断面形状である。境界部分7aは、接続配線5の一部であり、かつ、接続配線と入力端子との境界部すなわち、接続配線と入力端子との境目となっている。面取りライン2は、面取り基準ライン3から所定の距離の位置から実際に面取りされることを示している。入力端子4は、ITOなどの金属膜からなる。接続配線5は、ショートリング6と入力端子4とを接続するものであり、外部からの駆動信号を、入力端子4を介してゲート配線(図示せず)に入力するように構成されている。入力端子部下層配線パターン9は、ITOなどの透明な金属膜を用いて入力端子を形成したばあい、形成してあることを目的的にあらわすとともにショートリングとを接続する配線の配線パターンを示す。

【0049】本実施の形態において、アクティブマトリクス基板は、入力端子および接続配線の剥離と断線とを防止できる接続配線の境界部分の形状すなわち、境界部パターンを、入力端子および接続配線との境界部に有している。さらに、前記境界部パターンは図1の(a)に示すようにテーパ形状となっている。このテーパ形状について、さらに説明する。

【0050】図2は、図1に示される接続配線と入力端子との境目となっている境界部分の拡大説明図である。図2では図1に示した部分と同じ部分には同一の符号を付して示した。入力端子幅は、従来例のばあいと同様に100 μ m程度である。接続配線には、その境界部分において入力端子側から徐々に幅狭となるテーパがつけられ、テーパ部の幅広部は接続配線の幅の約3倍である。接続配線幅は入力端子幅の1/20以上1/10以下で

ある。接続配線幅を入力端子幅の1/20以上と限定する理由はこの下限を超えて細くすると配線抵抗が高くなりすぎるためであり、1/10以下と限定する理由は面取り位置がばらついて、面取りが接続配線におよんでしまい、接続配線の剥離を生じてしまうために接続配線に対するマージンを確保するためである。

【0051】このアクティブマトリクス基板と、対向電極が形成された対向基板とを向い合わせて貼着し、ショートリングが形成されている外周部を切断部1で切断除去する。そののち面取りライン2で面取りを行う。その際、接続配線や入力端子の方向に面取り位置がばらつくので、従来例のばあいには入力端子が剥離したり、浮いたりするが、接続配線幅を入力端子幅の1/20以上1/10以下にすることでこれらを大幅に減少させることができた。したがって切断部の面取りが行われても入力端子の浮きや剥離が生じないでアクティブマトリクス基板をうることができ、信頼性の高いLCDがえられた。以上のように、境界部パターンを入力端子と接続配線との境目となっている境界部に配設することによって入力端子の浮きや剥離を防止できる。

【0052】このような接続配線および、接続配線の境界部分を形成する方法は、従来の製法と同様である。すなわち、接続配線は、ゲート電極工程またはソース/ドレイン電極工程において作製される。接続配線はクロム、タンタル、チタンなどの金属膜をスパッタリング法などの方法で成膜し、これをフォトリソグラフィ法などの方法でパターン形成し、そののちウエットエッチングによりパターニングする。その際、テーパをつけてないと接続配線と入力端子とのあいだに図9に示したような断線や欠けが多発するので、基板の信頼性を著しく低下させる。接続配線と入力端子との境界部に緩やかなテーパをつけることにより接続配線と入力端子との境界部の面積が増し断線を減少させることができる。以上のように、境界部パターンを入力端子と接続配線との境目となっている境界部に配設することによって接続配線の断線や欠けを防止できる。

【0053】さらに、前述したような境界部パターンを入力端子と接続配線との境目となっている境界部に配設したアクティブマトリクス基板を用いたLCDにおいては、配線(接続配線および入力端子)の剥離および断線に起因する不良のない高い信頼性がえられた。さらに、本発明にかかわるアクティブマトリクス基板は、LCDに用いるのにとくに効果的であるが、LCD以外にもELD、ECDなどの平面表示装置に用いて優れた信頼性がえられた。

【0054】実施の形態2. 本発明にかかわるアクティブマトリクス基板の他の実施の形態における端子構造について図3に基づいて説明する。図3は、図2と同様の、接続配線と入力端子との境界部の拡大説明図である。図において7bは、本実施の形態2にかかわる接続

配線と入力端子との境界部である境界部分であり、その他の符号は、図1および図2と共通である。

【0055】本実施の形態においては、接続配線5は、その境界部分7bにおいて、入力端子の端から階段形状に3段階にその幅が絞込まれ、その幅広部は接続配線幅の約3倍とされている。接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下である。このように、境界部パターンを階段形状とすること以外の構造および製法は実施の形態1のばあいと同一である。本実施の形態による効果は基本的には実施の形態1と同じであるが、実施の形態1に比べて接続配線や入力端子の剥離を20%程度低減できる。また、断線については、35%程度低減できる。このように接続配線幅を入力端子幅の $1/20$ 以上 $1/10$ 以下に限定する理由は実施の形態1のばあいと同様である。

【0056】実施の形態3。本発明にかかわるアクティブマトリクス基板の他の実施の形態における端子構造について図4に基づいて説明する。図4は、図2と同様の接続配線と入力端子との境界部の拡大説明図である。図において7cは、本実施の形態3にかかわる接続配線と入力端子との境界部である境界部分であり、その他の符号は、図1および図2と共通である。

【0057】本実施の形態においては、接続配線5は、その境界部分7cにおいて、入力端子から階段形状に1段でその幅が絞込まれ、その幅広部は接続配線幅の約3倍である。接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下である。このように、境界部パターンを階段形状とすること以外の構造および製法は実施の形態1のばあいと同様である。本実施の形態による効果は基本的には実施の形態1と同じであるが、実施の形態1に比べ、ウェットエッチングによる、接続配線の断線を30%程度低減できる。このように接続配線幅を入力端子幅の $1/20$ 以上 $1/10$ 以下に限定する理由は実施の形態1のばあいと同様である。

【0058】実施の形態4。本発明にかかわるアクティブマトリクス基板の他の実施の形態における端子構造について図5に基づいて説明する。図5は、図2と同様の接続配線と入力端子との境界部の拡大説明図である。図において7dは、本実施の形態4にかかわる接続配線と入力端子との境界部である境界部分であり、5aは、接続配線の一部として設けられた細幅部分であり、5bは、テーパ部分であり、その他の符号は、図1および図2と共通である。

【0059】本実施の形態においては、接続配線中に、細幅部分が設けられており、この細幅部分の幅は、入力端子幅の $1/40$ 以上 $1/20$ 以下とされている。細幅部分の幅を接続配線幅の $1/40$ 以上と限定する理由は、ウェットエッチングの際の断線を防止するためであり、 $1/20$ 以下と限定する理由は、面取りの際の剥離を防止するためである。この細幅部分を有するとともに

に、この細幅部分は、接続配線側は、接続配線から徐々に幅狭となるテーパ形状で接続配線と接続されており、入力端子側すなわち境界部分には、接続配線側のテーパ形状とは逆向きの、徐々に幅広となるテーパ形状が設けられて入力端子と接続されている。

【0060】すなわち、境界部パターンが、図に示するようなテーパ形状の境界部分7dとされるときに、接続配線中に細幅部分5aが設けられ、細幅部分5aは再びテーパ形状のテーパ部分5bで接続配線に接続される。この細幅部分の長さは接続配線幅の $1/2$ 程度である。接続配線5は、その境界部分7dにおいて、入力端子から緩やかなテーパがつけられ、接続配線幅まで広げる。入力端子側のテーパ形状の幅広部は接続配線幅の約3倍である。接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下である。このように限定する理由は、実施の形態1、2または3のばあいと同じである。このように、接続配線および境界部分の形状を、一度絞り込みまたは拡大する形状としたこと以外の構造および製法は実施の形態1のばあいと同様である。本実施の形態による効果は基本的に実施の形態1と同じであるが、一度絞り込みまた拡大することでその部分が目印となり面取りや切断の際の精度が向上する。

【0061】本実施の形態は、実用上、最も優れた効果をうることができる。すなわち、本実施の形態において配線材料にはクロムを用いることによって、低コストで配線抵抗の低い配線を形成することができ、境界部分は段数を2段とする階段形状とすることによって、単純な配線パターンでバターニングできるので、配線パターンをウェットエッチングにより形成するばあい、接続配線や入力端子の剥離または断線を他の形態に比べて平均で20%程度低減できるという効果をうる。また、本実施の形態にかかわるアクティブマトリクス基板を用いたLCDの製造において高い製造歩留をえた。

【0062】実施の形態5。本発明にかかわるアクティブマトリクス基板の他の実施の形態における端子構造について図6に基づいて説明する。図6は、図2と同様の接続配線と入力端子との境界部の拡大説明図である。図において5cは、本実施の形態5にかかわる接続配線の細幅部分であり、7fは境界部分である。

【0063】本実施の形態においては、接続配線5は、その細幅部分5cにおいて、入力端子より、階段形状に1段で接続配線幅の3倍程度まで絞り込まれた境界部分7fとし、さらに、接続配線幅の2分の1程度まで絞り込まれ、そののちもとの接続配線幅まで広げる。すなわち、細幅部分の幅が入力端子幅の $1/40$ 以上 $1/20$ 以下となる細幅部分が接続配線中に設けられる。細幅部分の幅を接続配線幅の $1/40$ 以上と限定する理由は、ウェットエッチングの際の断線を防止するためであり、 $1/20$ 以下と限定する理由は、面取りの際の剥離を防止するためである。入力端子側の階段形状の境界部分7

fの幅は接続配線幅の約3倍である。接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下である。このように、接続配線中に細幅部分を設けることとした以外の構造および製法は実施の形態1のばあいと同様である。これによる効果は基本的に実施の形態1と同じであるが、一度絞り込みまた拡大することでその部分が目印となり面取りや切断の際の精度が向上する。

【0064】実施の形態6. 本発明にかかわるアクティブマトリクス基板の他の実施の形態における端子構造について図7に基づいて説明する。図7は、図2と同様の接続配線と入力端子との境目となっている境界部の拡大説明図である。図において7gは、本実施の形態6にかかわる接続配線と入力端子との境界部である境界部分であり、5dは接続配線の細幅部分であり、5eは、7gに示すテーパ形状と逆向きのテーパ形状のテーパ部分である。

【0065】本実施の形態においては、接続配線5は、その細幅部分5dにおいて、入力端子から徐々に幅狭となるテーパがつけられ、接続配線幅の2分の1程度まで絞り込まれ、そののち徐々に幅広となるテーパによりもとの接続配線幅まで広げる。すなわち、実施の形態4に示した細幅部分が長くされた形状となっている。入力端子側のテーパ形状の幅広部は接続配線幅と同等である。また、細幅部分の両側に設けられているテーパ形状の部分とテーパ形状の部分のあいだすなわち、細幅部分の長さが少なくとも $30\mu\text{m}$ 以上 $50\mu\text{m}$ 以下である。 $50\mu\text{m}$ をこえて長くすると、ウェットエッチングの際に断線が起きやすくなるためである。接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下である。このように、接続配線および境界部の形状を、一度絞り込みまた拡大する形状とするとともに、細幅部分の長さを長くしたこと以外の構造および製法は実施の形態1のばあいと同じである。本実施の形態による効果は基本的に実施の形態1と同じであるが、一度絞り込みまた拡大することでその部分が目印となり面取りや切断の際の精度が向上する。

【0066】

【発明の効果】本発明にかかわるアクティブマトリクス基板によれば、端子部の接続配線幅は入力端子幅の $1/20$ 以上 $1/10$ 以下であるので、ショートリングを切断除去する際、接続配線や入力端子の浮きや剥離が発生しない。さらに接続配線と入力端子との境目となっている境界部に緩やかなテーパなどをつけてやることで、1

ウェットエッチングの際のオーバーエッチなどによる接続配線の断線を防ぐことができる。

【0067】その結果、本発明のアクティブマトリクス基板を用いたLCDはTFT基板端部の切断部の面取りが行われても入力端子の浮きや剥離なども生じなく、信頼性が高くなる。

【0068】さらに本発明にかかわるアクティブマトリクス基板によれば、ウェットエッチングの際オーバーエッチなどによる接続配線の断線を防ぐことができるので、製造工程での静電気により各信号線間で静電放電などが発生して信号線やTFTなどが破壊されたり、 V_{th} がシフトするのを防ぐことができるので信頼性の高いTFT基板をうることができ、歩留まりが向上する。

【図面の簡単な説明】

【図1】本発明の一実施の形態にかかわる入力端子とショートリングの部分説明図である。

【図2】本発明の一実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図3】本発明の他の実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図4】本発明の他の実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図5】本発明の他の実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図6】本発明の他の実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図7】本発明の他の実施の形態にかかわる入力端子と接続配線との境界部の拡大説明図である。

【図8】従来例のアクティブマトリクス基板の入力端子とショートリングの部分説明図である。

【図9】図8に示される入力端子と接続配線との境界部の拡大説明図である。

【図10】図8のA-A線における断面構造説明図である。

【符号の説明】

1 切断部

4 入力端子

5 接続配線

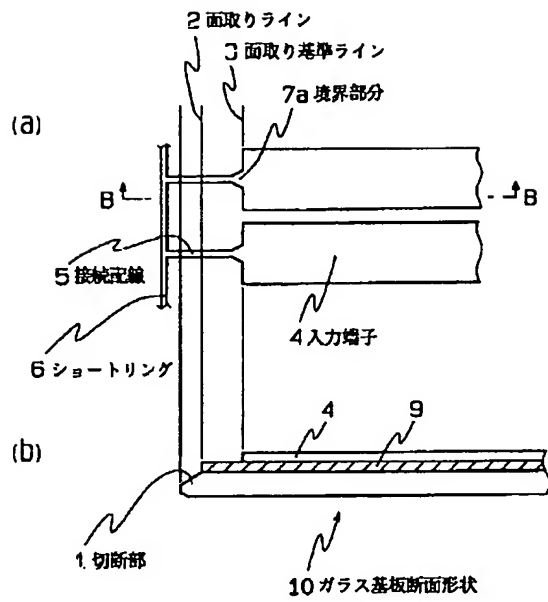
5a、5c、5d 細幅部分

5b、5e テーパ部分

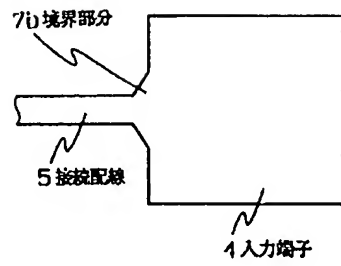
6 ショートリング

7a、7b、7c、7d、7e、7f、7g 境界部分

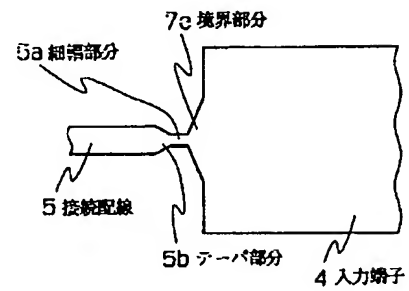
【図1】



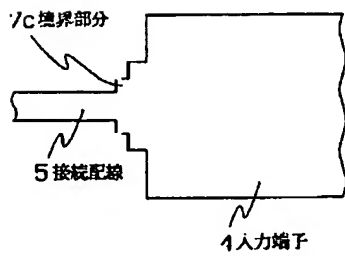
【図2】



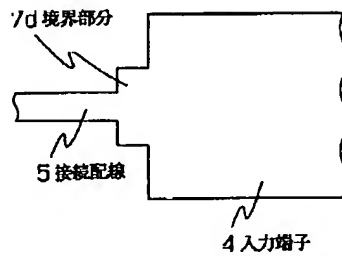
【図5】



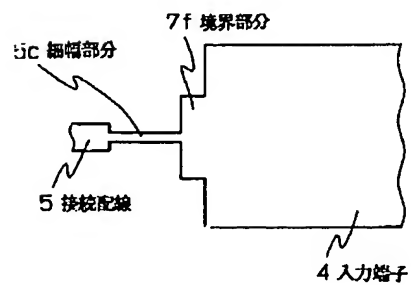
【図3】



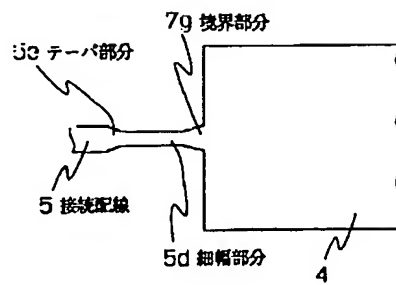
【図4】



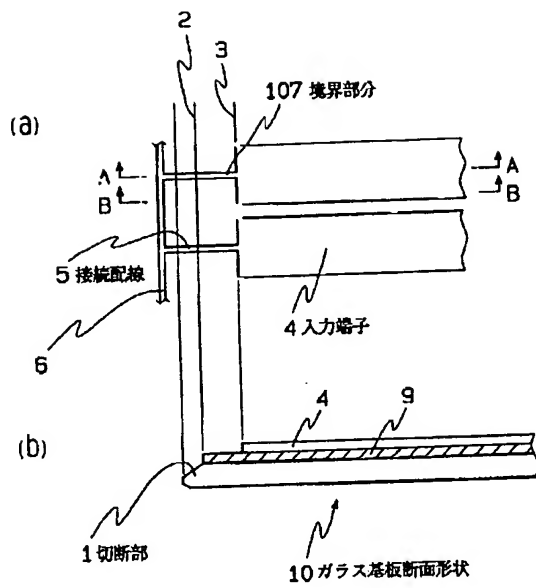
【図6】



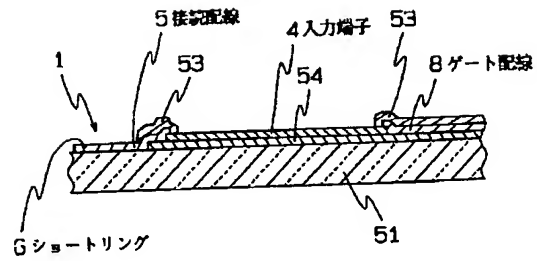
【図7】



【図8】



【図9】



【図10】

